

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-085175

(43)Date of publication of application : 25.03.1994

(51)Int.Cl.

H01L 27/04
H01L 21/3205
H01L 27/11

(21)Application number : 04-230776

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 31.08.1992

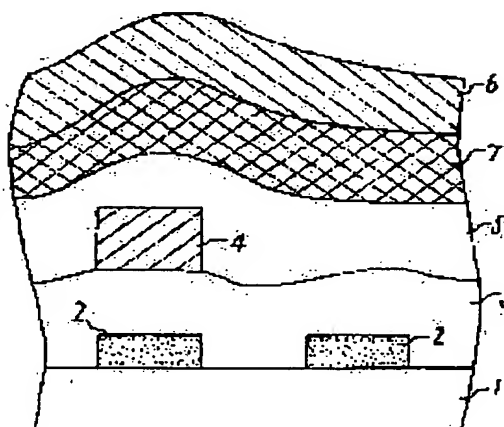
(72)Inventor : KOGA TAKESHI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To stabilize the resistance value of a high resistance element, by preventing hydrogen in a plasma nitride film from diffusing into the high resistance element.

CONSTITUTION: A high resistance element 2 composed of polycrystalline silicon is formed on a semiconductor substrate. An interlayer insulating oxide film 3, a first metal wiring layer 4 and a plasma oxide film 5 are formed. A second metal wiring layer 7 is formed on the whole surface of the plasma oxide film 5. Thereby hydrogen is prevented from diffusing from a plasma nitride film 6 of the upper layer into the high resistance element 2 of the lower layer.



LEGAL STATUS

[Date of request for examination] 04.03.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3195828

[Date of registration] 01.06.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3195828号
(P3195828)

(45) 発行日 平成13年 8 月 6 日 (2001. 8. 6)

(24) 登録日 平成13年 6 月 1 日 (2001. 6. 1)

(51) Int.Cl. ⁷	識別記号	F I	
H 0 1 L	27/04	H 0 1 L	27/04
	21/3205		21/88
	21/822		27/10
	21/8244		3 8 1
	27/11		

請求項の数 9 (全 5 頁)

(21) 出願番号	特願平4-230776	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(22) 出願日	平成4年8月31日 (1992. 8. 31)	(72) 発明者	古賀 剛 伊丹市瑞原4丁目1番地 三菱電機株式 会社 北伊丹製作所内
(65) 公開番号	特開平6-85175	(74) 代理人	100093562 弁理士 児玉 俊英 (外3名)
(43) 公開日	平成6年3月25日 (1994. 3. 25)		
審査請求日	平成8年3月4日 (1996. 3. 4)		
		審査官	河合 章

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】 半導体基板と、この半導体基板上の多結晶シリコンからなる高抵抗素子と、この高抵抗素子上に形成されシリコン酸化膜のみから成る絶縁膜と、該絶縁膜上に形成された金属膜と、さらに上層にプラズマCVD法によって形成された窒化膜とを備え、上記金属膜がアルミニウムを含む膜から成り、上記高抵抗素子の形成領域を覆って配設される箇所と、配線として配設される箇所とを有し、上記金属膜で覆われた上記高抵抗素子の抵抗値が、上記金属膜で覆われない様に形成した場合の抵抗値に比して高いことを特徴とする半導体装置。

【請求項2】 半導体基板と、この半導体基板上の多結晶シリコンからなる高抵抗素子と、この高抵抗素子上に形成されたシリコン酸化膜を含む絶縁膜と、該絶縁膜上に形成された金属膜と、さらに上層にプラズマCVD法

によって形成された窒化膜とを備え、上記金属膜がアルミニウムを含む膜から成り、上記高抵抗素子の形成領域を覆って配設される箇所と、配線として配設される箇所とを有し、上記金属膜で覆われた上記高抵抗素子の抵抗値が、上記金属膜で覆われない様に形成した場合の抵抗値に比して高いことを特徴とする半導体装置。

【請求項3】 半導体基板と、この半導体基板上の多結晶シリコンからなる高抵抗素子と、この高抵抗素子上に形成されたシリコン酸化膜を含む絶縁膜と、該絶縁膜上に形成された金属膜と、さらに上層にプラズマCVD法によって形成された窒化膜とを備え、上記金属膜がアルミニウムを含む膜から成り、上記高抵抗素子の形成領域を覆って配設される箇所と、配線として配設される箇所とを有し、上記高抵抗素子を覆う上記金属膜は、上記窒化膜からの水素を遮断して上記高抵抗素子への水素拡散

を抑制することを特徴とする半導体装置。

【請求項4】 半導体基板と、この半導体基板上の多結晶シリコンからなる高抵抗素子と、この高抵抗素子上に絶縁膜を介して形成された金属膜と、さらに上層にプラズマCVD法によって形成された窒化膜とを備え、上記絶縁膜が上記金属膜よりも水素の拡散係数の大きな膜のみで構成され、上記金属膜がアルミニウムを含む膜から成り、上記高抵抗素子の形成領域を覆って配設される箇所と、配線として配設される箇所とを有し、上記金属膜で覆われた上記高抵抗素子の抵抗値が、上記金属膜で覆われない様に形成した場合の抵抗値に比して高いことを特徴とする半導体装置。

【請求項5】 金属膜が、高抵抗素子上層で、絶縁膜上の全面に形成されたことを特徴とする請求項1～4のいずれかに記載の半導体装置。

【請求項6】 金属膜が、高抵抗素子上層で、短冊状のパターンに形成されたことを特徴とする請求項1～4のいずれかに記載の半導体装置。

【請求項7】 金属膜が、高抵抗素子上層で、網目状のパターンに形成されたことを特徴とする請求項1～4のいずれかに記載の半導体装置。

【請求項8】 高抵抗素子と金属膜との間に第2の金属膜を有することを特徴とする請求項1～7のいずれかに記載の半導体装置。

【請求項9】 窒化膜が金属膜に接触して該金属膜上に形成されたことを特徴とする請求項1～8のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体装置、特に高抵抗素子に関するものである。

【0002】

【従来の技術】 1970年代終わり頃より、ポリシリコンを用いて高抵抗素子を形成する技術が進歩し、スタティックRAM（以下、SRAMと称す）に高抵抗ポリシリコン負荷形セルが使われるようになった。その後高抵抗ポリシリコン素子の制御技術が進歩し、現在ではCMOS-SRAMの大半が高抵抗ポリシリコン負荷形セルで構成されている。

【0003】 図5は従来のSRAMのメモリーセルの高抵抗素子部の断面図である。図において1はシリコン基板（図示せず）上に形成されたシリコン酸化膜、2はシリコン酸化膜1上に形成された高抵抗素子、3は高抵抗素子2を覆ってシリコン酸化膜1上に形成された層間絶縁酸化膜、4は層間絶縁酸化膜3上に形成された第1の金属配線層、5は第1の金属配線層4を覆って層間絶縁酸化膜3上に形成されたプラズマ酸化膜で、この上に形成された第2の金属配線層（図示せず）と第1の金属配線層4との層間絶縁膜となる。6はプラズマ酸化膜5上に形成された保護膜としてのプラズマ窒化膜である。

【0004】 次に製造方法を説明する。まずシリコン基板上に形成されたシリコン酸化膜1上にポリシリコンを約0.1 μ mの膜厚に形成し、パターニングを行って高抵抗素子2を形成する。次に、高抵抗素子2が形成されたシリコン基板上の全面にLPCVD法によって層間絶縁酸化膜3を約1 μ mの膜厚に形成する。次に例えばアルミニウム等による第1の金属配線層4を形成し、その上にプラズマCVD法によってプラズマ酸化膜5を約0.8 μ mの膜厚に形成し、さらに第2の金属配線層（図示せず）を形成する。ここで、層間絶縁酸化膜3は高抵抗素子2と第1の金属配線層4との絶縁膜であり、プラズマ酸化膜5は第1の金属配線層4と第2の金属配線層との絶縁膜である。このSRAMの2層配線を構成する第1の金属配線層4および第2の金属配線層は高抵抗素子2のパターンに依存せずに配設され、図5に示す断面図の部位には、第2の金属配線層のパターンがないものである。最後に、素子の保護膜としてプラズマCVD法によりプラズマ窒化膜6を約1 μ mの膜厚に形成する。

【0005】

【発明が解決しようとする課題】 従来の半導体装置は以上のように構成されているが、通常プラズマCVD法で形成されるシリコン窒化膜には、形成時に使用するシランガス（ SiH_4 ）から発生する水素を膜中および膜の界面に大量に含んでいる。このためプラズマ窒化膜6に大量に含まれる水素がプラズマ酸化膜5および層間絶縁酸化膜3を通して、高抵抗素子2中に拡散し、抵抗値を変動させるといった問題点があった。

【0006】 この発明は上記のような問題点を解消するためになされたもので、プラズマ窒化膜中の水素が、高抵抗素子中に拡散することを防止して、高抵抗素子の抵抗値を安定して高く保つことができる半導体装置を得ることを目的とする。

【0007】

【課題を解決するための手段】 この発明の請求項1に係る半導体装置は、半導体基板と、この半導体基板上の多結晶シリコンからなる高抵抗素子と、この高抵抗素子上に形成されたシリコン酸化膜のみから成る絶縁膜と、該絶縁膜上に形成された金属膜と、さらに上層にプラズマCVD法によって形成された窒化膜とを備え、上記金属膜がアルミニウムを含む膜から成り、上記高抵抗素子の形成領域を覆って配設される箇所と、配線として配設される箇所とを有し、上記金属膜で覆われた上記高抵抗素子の抵抗値が、上記金属膜で覆われない様に形成した場合の抵抗値に比して高いものである。またこの発明の請求項2に係る半導体装置は、絶縁膜がシリコン酸化膜を含んで構成されたものである。またこの発明の請求項3に係る半導体装置は、高抵抗素子を覆う金属膜は、窒化膜からの水素を遮断して上記高抵抗素子への水素拡散を抑制するものである。またこの発明の請求項4に係る半

導体装置は、絶縁膜が金属膜よりも水素の拡散係数の大きな膜のみで構成されたものである。

【0008】またこの発明の請求項5に係る半導体装置は、金属膜が、高抵抗素子の上層で、絶縁膜上の全面に形成されたものである。またこの発明の請求項6に係る半導体装置は、金属膜が、高抵抗素子の上層で、短冊状のパターンに形成されたものである。またこの発明の請求項7に係る半導体装置は、金属膜が、高抵抗素子の上層で、網目状のパターンに形成されたものである。

【0009】またこの発明の請求項8に係る半導体装置は、高抵抗素子と金属膜との間に第2の金属膜を有するものである。

【0010】またこの発明の請求項9に係る半導体装置は、窒化膜が金属膜に接触して該金属膜上に形成されたものである。

【0011】

【作用】この発明の半導体装置は、金属膜が高抵抗素子の形成領域を覆っている。このため、プラズマCVD法によって形成された窒化膜の膜中および膜の界面に大量に含まれる水素は、金属膜によって阻まれ、下層の高抵抗素子に拡散しない。これにより高抵抗素子は水素の影響による抵抗値の変動を防ぐことができ、安定して高い抵抗値を得る。

【0012】

【実施例】実施例1。

以下、この発明の一実施例を図について説明する。図1はこの発明の実施例1による半導体装置をSRAMのメモリーセルの高抵抗素子部に適用したものの断面図である。図において1～6は従来のものと同じもの、特に4は第2の金属膜としての第1の金属配線層、7は絶縁膜としてのプラズマ酸化膜5上の全面に形成された金属膜としての第2の金属配線層である。

【0013】次に製造方法について説明する。従来のものと同様に、シリコン酸化膜1上にポリシリコンからなる高抵抗素子2を形成し、層間絶縁酸化膜3、第1の金属配線層4、およびプラズマ酸化膜5を形成する。次に例えばアルミニウムなどからなる第2の金属配線層7を、従来とはパターンを変更させることにより、配線として配設される箇所（図示せず）とは別に、高抵抗素子2領域全面を覆うように、プラズマ酸化膜5上の全面に形成する。次に保護膜として第2の金属配線層7上の全面にプラズマCVD法によりプラズマ窒化膜6を約1 μ mの膜厚に形成する。

【0014】以上のように構成される半導体装置は、第2の金属配線層7が高抵抗素子2領域全面を覆うように高抵抗素子2の上層のプラズマ酸化膜5上の全面に形成され、その上にプラズマ窒化膜6が形成されている。このため、プラズマ窒化膜6の膜中および膜の界面に大量に含まれる水素は、金属膜の性質により第2の金属配線層7によって阻まれ、下層の高抵抗素子2に拡散しな

い。このため高抵抗素子2は水素の影響による抵抗値の変動を防止することができ安定して高い抵抗値を得ることができる。又、第2の金属配線層7にて配線として配設する箇所と、高抵抗素子2領域全面を覆う箇所とを形成するようにしたので、従来の工程数を増加させることなく、上記した効果を得ることができる。

【0015】なお、上記実施例では、多層配線構造の第2層配線層7を金属膜として特定の構成としたが、高抵抗素子2とプラズマ窒化膜6との間に形成される配線層であれば、他の配線層を上記金属膜としてもよい。

【0016】実施例2。また、上記実施例1では、第2の金属配線層7をプラズマ酸化膜5上の全面に形成したが、高抵抗素子2のパターンのみを覆って、プラズマ酸化膜5上に短冊状にパターンニングしてもよい。この実施例2による半導体装置の断面図を図2に、特に断面鳥瞰図を図3に示す。このように第2の金属配線層7のパターンは高抵抗素子2のパターンを覆って上層に形成されているため、実施例1と同様にプラズマ窒化膜6からの水素の拡散を防いで、同様の効果を奏する。また、第2の金属配線層7のパターンの面積が小さくなるため、応力を緩和し、ヒロックも防止しやすい。

【0017】実施例3。また、図4に示す様に、第2の金属配線層7のパターンを、高抵抗素子2のパターンを覆ってプラズマ酸化膜5上に網目状に形成しても同様の効果を奏する。また、この網目状のパターンでは、実施例2の第2の金属配線層7のパターンニング時に発生しやすい、レジスト膜のはがれや第2の金属配線層7のはがれが防止できる。

【0018】

【発明の効果】以上のようにこの発明によれば、高抵抗素子の形成領域を覆ってアルミニウムを含む金属膜を形成したため、プラズマ窒化膜から高抵抗素子中へ水素が拡散するのを防ぐ。このため高抵抗素子の抵抗値を安定して高く保つことができる。又、1層の金属膜にて高抵抗素子の形成領域を覆って配設される箇所と、配線として配設される箇所とを備えているので、高抵抗素子の形成領域を覆う箇所を配線と同時に形成することができる。

【0019】また、短冊状や網目状に金属膜をパターンニングすることにより面積を小さくして応力を緩和するとともにヒロックを防止する。特に網目状のパターンでは、レジストや金属膜のはがれを防止できる。

【図面の簡単な説明】

【図1】この発明の実施例1による半導体装置を示す断面図である。

【図2】この発明の実施例2による半導体装置を示す断面図である。

【図3】この発明の実施例2による半導体装置を示す断面鳥瞰図である。

【図4】この発明の実施例3による半導体装置を示す断

面鳥瞰図である。

【図5】従来の半導体装置を示す断面図である。

【符号の説明】

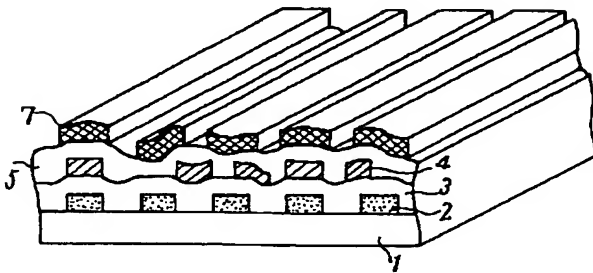
2 高抵抗素子

5 絶縁膜としてのプラズマ酸化膜

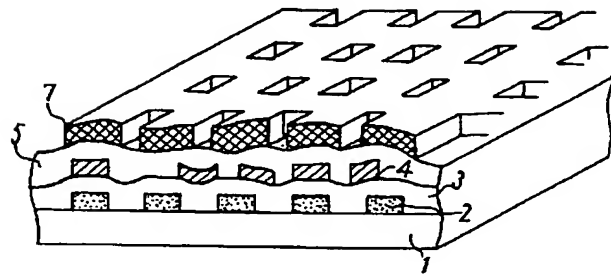
6 プラズマ窒化膜

7 金属膜としての第2の金属配線層

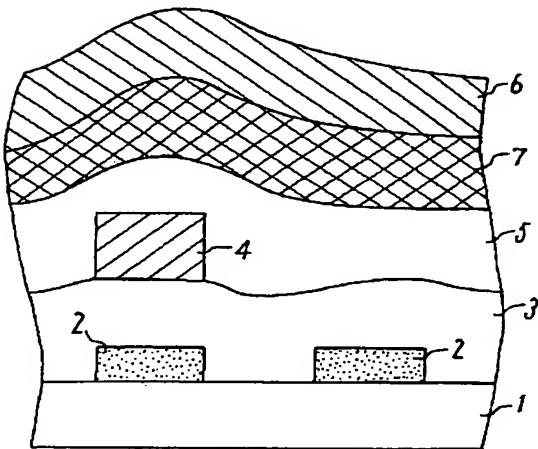
【図3】



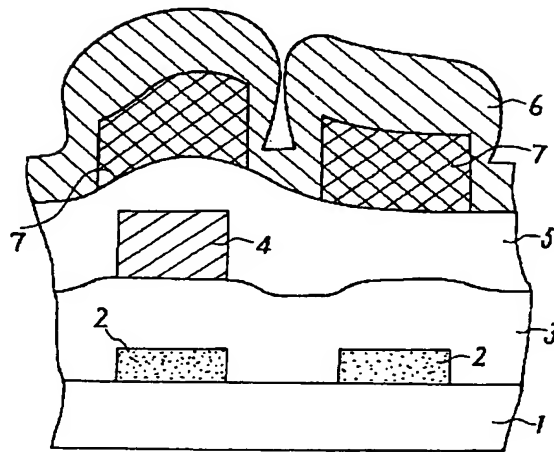
【図4】



【図1】



【図2】



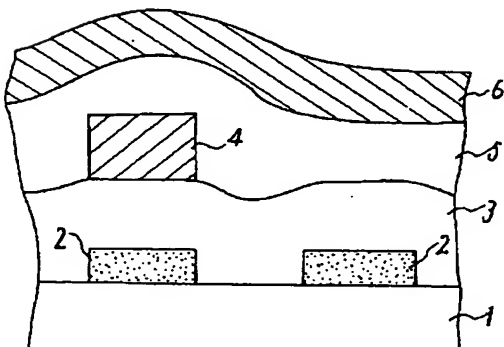
2:高抵抗素子

5:プラズマ酸化膜

6:プラズマ窒化膜

7:第2の金属配線層

【図5】



フロントページの続き

(56) 参考文献 特開 平3-22561 (JP, A)
 特開 平3-36757 (JP, A)
 特開 平3-70170 (JP, A)
 特開 平2-162755 (JP, A)
 特開 平3-89549 (JP, A)
 特開 昭60-5542 (JP, A)
 特開 平3-21053 (JP, A)

(58) 調査した分野(Int. Cl. 7, DB名)

H01L 27/04
H01L 21/3205
H01L 21/822
H01L 21/8244
H01L 27/11